

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平9-298351

(43)公開日 平成9年(1997)11月18日

(51)Int.Cl.⁹

識別記号

庁内整理番号

FI

技術表示箇所

H05K 1/18

H01R 23/72

H05K 1/14

7815-5B

H05K 1/18

H01R 23/72

H05K 1/14

U

A

審査請求 有 請求項の数3 OL (全4頁)

(21)出願番号

特願平8-110798

(22)出願日

平成8年(1996)5月1日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 多田 俊幸

東京都港区芝五丁目7番1号 日本電気株式会社内

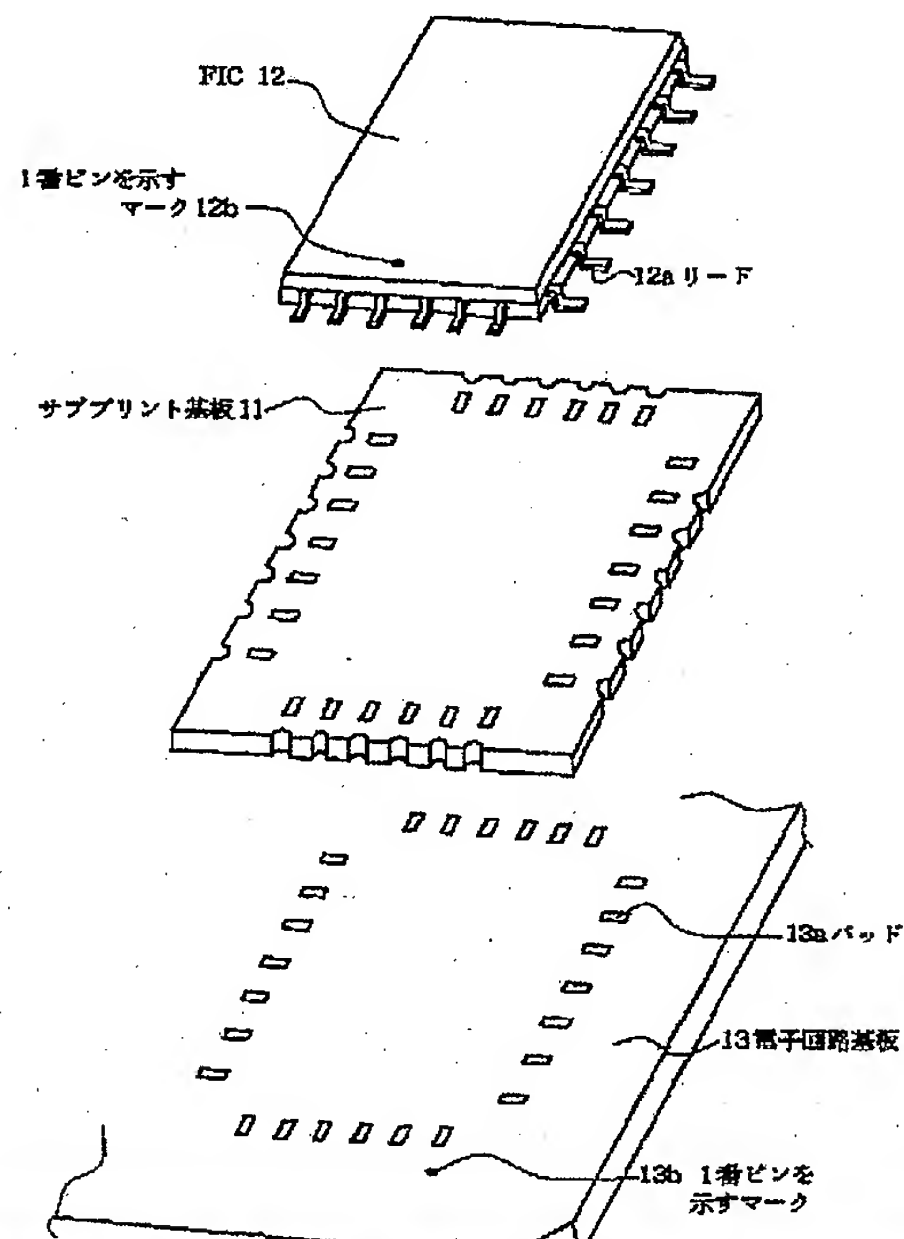
(74)代理人 弁理士 若林 忠

(54)【発明の名称】 回路パターン変換サブプリント基板

(57)【要約】

【課題】 電子回路基板と実装されるICとの接続に関連して発生する回路配線の不整合を容易に補正し、異なった端子配置の表面実装型フラットパッケージICに対する補正も容易に行なえる回路パターン変換サブプリント基板を提供する。

【解決手段】 表面実装用電子回路基板13の接続パッド13aと該基板に実装される表面実装型フラットパッケージIC12の接続リード12aとの電氣的接続を仲介するサブプリント基板11を用い、サブプリント基板11の内部に、電子回路基板13に組み込まれている当初の回路パターンを変換するための、パッド13aとリード12aとを所定の関係で接続する回路パターンを設ける。



【特許請求の範囲】

【請求項1】 表面実装用電子基板の接続パッドと該基板に実装される表面実装用フラットパッケージICの接続端子との電氣的接続を仲介するサブプリント基板であって、

前記表面実装用電子基板に組み込まれている当初の回路パターンを変換するために、前記接続パッドと前記接続端子とを所定の関係で接続する回路パターンを前記サブプリント基板の内部に備えたことを特徴とする回路パターン変換サブプリント基板。

【請求項2】 前記サブプリント基板の前記表面実装用フラットパッケージICとの当接面には該ICの接続端子のそれぞれと当接するランドを有し、反対面には前記表面実装用電子基板の前記接続パッドのそれぞれと当接するランドを有し、前記ランド間には接続すべき前記接続端子と前記接続パッドとを接続するための配線とスルーホールを有する請求項1に記載の回路パターン変換サブプリント基板。

【請求項3】 前記サブプリント基板の側面には、接続パッドと当接する前記ランドと接続する半割形状のスルーホールが設けられ、位置的に対応する前記接続端子と前記接続パッドとが接続すべき関係にあるときには、対応するICに当接する前記パッドと、同一位置にある半割形状の前記スルーホールとが接続されている請求項2に記載の回路パターン変換サブプリント基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は電子回路基板における回路の補正技術に関し、特にサーフェスマウントデバイス（以下SMDという）形状のフラットパッケージIC（以下FICという）の回路補正用サブプリント基板に関する。

【0002】

【従来の技術】従来用いられていたこの種の電子回路基板とその電子回路基板に実装される半導体装置との接続に関連して発生する回路配線の不整合を補正する方法としては、第1には再設計を行なって補正すべき電子回路基板を製作し直す方法があり、第2には電子回路基板上もしくは内部に存在する補正すべき回路の一部又は全体の除去加工を機械的方法等で行なって電氣的接続を切断後、ストラップワイヤ等を使用してFICの電極と正常な回路間とをはんだ付けにより接続させ正しい回路に補正して再生させる方法等がある。

【0003】図4は従来例の機械的除去により補正を行なった電子回路基板とFICとを示す模式的斜視図であり、符号42はFICを、42aはリード（接続端子）、43は補正すべき電子回路基板、43aはパッド、43bは回路、43cは機械的除去後の回路の間隙、44aはストラップワイヤである。

るFIC42のリード42aとの回路上の不整合を補正するために、電子回路基板43の回路43bの一部43cが機械的方法等で除去され、FIC43は裏返しに電子回路基板43に固定され、電子回路基板43の表面を離れたリード42aから整合する電子回路基板43のパッド43aや部品の端子にストラップワイヤ44で配線されている。この他にFIC42を裏返さないでパッド43aとの電氣的接続が切断されたリード42aを上側に折り曲げてストラップワイヤ44等で所定のパッド43aに接続配線後、接着剤により改造部を固定する方法もある。

【0005】

【発明が解決しようとする課題】上述の従来例の第1の電子回路基板の再設計を行なう方法では、電子回路基板の回路補正のための再設計期間と再製作期間を必要とし、また再製作費用が掛かるために製品コストが増大するという問題点がある。

【0006】また、第2の機械的除去によって電氣的接続を切断し、新たにストラップワイヤで所定のパッドと接続配線を行なう方法では、上述の作業は作業者の手作業となり、作業者のスキルに依存する度合が高く、切断の不確実性や再接続の加熱による電子回路基板への影響等品質の低下を生ずるという問題点がある。

【0007】本発明の目的は、電子回路基板と実装するICとの接続に関連して発生する回路配線の不整合を容易に補正し、異なった端子配置のSMDに対する補正も容易に行なえる回路パターン変換サブプリント基板を提供することにある。

【0008】

【課題を解決するための手段】本発明の回路パターン変換サブプリント基板は、表面実装用電子基板の接続パッドと該基板に実装される表面実装用フラットパッケージICの接続端子との電氣的接続を仲介するサブプリント基板であって、表面実装用電子基板に組み込まれている当初の回路パターンを変換するために、接続パッドと接続端子とを所定の関係で接続する回路パターンをサブプリント基板の内部に備えている。

【0009】また、サブプリント基板の表面実装用フラットパッケージICとの当接面には該ICの接続端子のそれぞれと当接するランドを有し、反対面には表面実装用電子基板の接続パッドのそれぞれと当接するランドを有し、ランド間には接続すべき接続端子と接続パッドとを接続するための配線とスルーホールを有することが好ましい。

【0010】さらに、サブプリント基板の側面には、接続パッドと当接するランドと接続する半割形状のスルーホールが設けられ、位置的に対応する接続端子と接続パッドとが接続すべき関係にあるときには、対応するICに当接するパッドと、同一位置にある半割形状のスルー

【0011】本発明のサブプリント基板では、実装されたFICのリードと接続するランドと、電子回路基板の패드と接続するランドとをサブプリント基板内で任意の関係で接続できるので、所望の接続回路を有するサブプリント基板を電子回路基板とFICとの間に挟んでリードやパッドを接続ランドにはんだ付けすることにより、不整合の電子回路基板の回路切断やFICリードと패드間のストラップワイヤによる回路接続を行なうことなく電気回路の補正が可能となる。

【0012】実装されるFICのリードと接続するランドと、電子回路基板の패드と接続するランドとを、実装されるFICのリードと電子回路基板の패드との位置に整合させて設けることにより容易に組立て（はんだ付け）ができる。

【0013】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。図1は本発明の実施の形態のサブプリント基板と、FICと、電子回路基板との関係を示す模式的斜視図であり、図2はサブプリント基板の構造を示す模式的部分斜視図であり、図3はサブプリント基板の接続ランド部の詳細を示す模式的部分斜視図である。図中符号11はサブプリント基板、11aはFICリード接続用ランド、11bは電子回路基板패드接続用ランド、11cは電子回路基板패드接続用ランドのスルーホール部、11dは配線、11eはスルーホール、12はFIC、12aはリード、12bはFICの1番ピンを示すマーク、13は電子回路基板、13aは패드、13bはパッドの1番ピンを示すマークである。

【0014】サブプリント基板11には、図2に示されるように、片面にFICリード接続用ランド11aがFIC12のリード12aと直接はんだ接続可能な位置に配接されており、反対面には電子回路基板패드接続用ランド11bが電子回路基板13の패드13aと直接はんだ接続可能な位置に配接されており、図3に示すごとく電子回路基板패드接続用ランド11bはサブプリント基板11の側面に設けられた半割り形状のスルーホール部11cと接続している。

【0015】FICリード接続用ランド11aと電子回路基板패드接続用ランド11bとは、同位置のFICリード接続用ランド11aと電子回路基板패드接続用ランド11bとが整合する場合には側面の半割り形状のスルーホール部11cを経由し、不整合の場合には配線11d及びサブプリント基板内のスルーホール11eを経由して整合する相手と相互に接続されることにより、正しい回路パターンに変換される。

【0016】例えば図1において、電子回路基板13の1番ピンを示すマーク13bはパッド列の端部に示されている。この電子回路基板13に、組立図面の指示によ

12が与えられたものと仮定する。この電子回路基板13の回路は、このFIC12が指示された図面とは異なるために、このまま直接接続したのでは組立後も電子回路は動作しない。

【0017】そこで、整合するFICリード接続用ランド11aと電子回路基板패드接続用ランド11bとを内部の配線11dとスルーホール11c、11eで接続し、回路パターンを変換したサブプリント基板11を電子回路基板13とFIC12との間に挿入してはんだ付けによって接続することにより、正常な電子回路が得られる。

【0018】このように本発明のサブプリント基板はLCC(Leadless ChipCarrier リードのない小型高密度用パッケージ)形状となっているので従来のはんだ付け基準がそのまま利用できるなど、他の電子部品と同様な外観検査性やはんだ付け性を有している。

【0019】

【発明の効果】以上説明したように本発明は、回路変換機能を有するサブプリント基板を、回路パターンの不整合なFICと電子回路基板との間に挿入接続することにより、容易に、かつ安定した回路の補正ができ、機械的除去加工のような人手による作業が不要になるという効果がある。

【0020】また、本発明のサブプリント基板は、FICと類似した大きさであり、回路の接続位置も整合させることができるので、電子回路基板を変更せずに使用でき、電子回路基板の再製作が必要なく、設計変更費用が節減でき、製品の納期が短縮できるという効果がある。

【図面の簡単な説明】

【図1】本発明の実施の形態のサブプリント基板と、FICと、電子回路基板との関係を示す模式的斜視図である。

【図2】サブプリント基板の構造を示す模式的部分斜視図である。

【図3】サブプリント基板の接続ランド部の詳細を示す模式的部分斜視図である。

【図4】従来例の機械的除去により補正を行なった電子回路基板とFICとを示す模式的斜視図である。

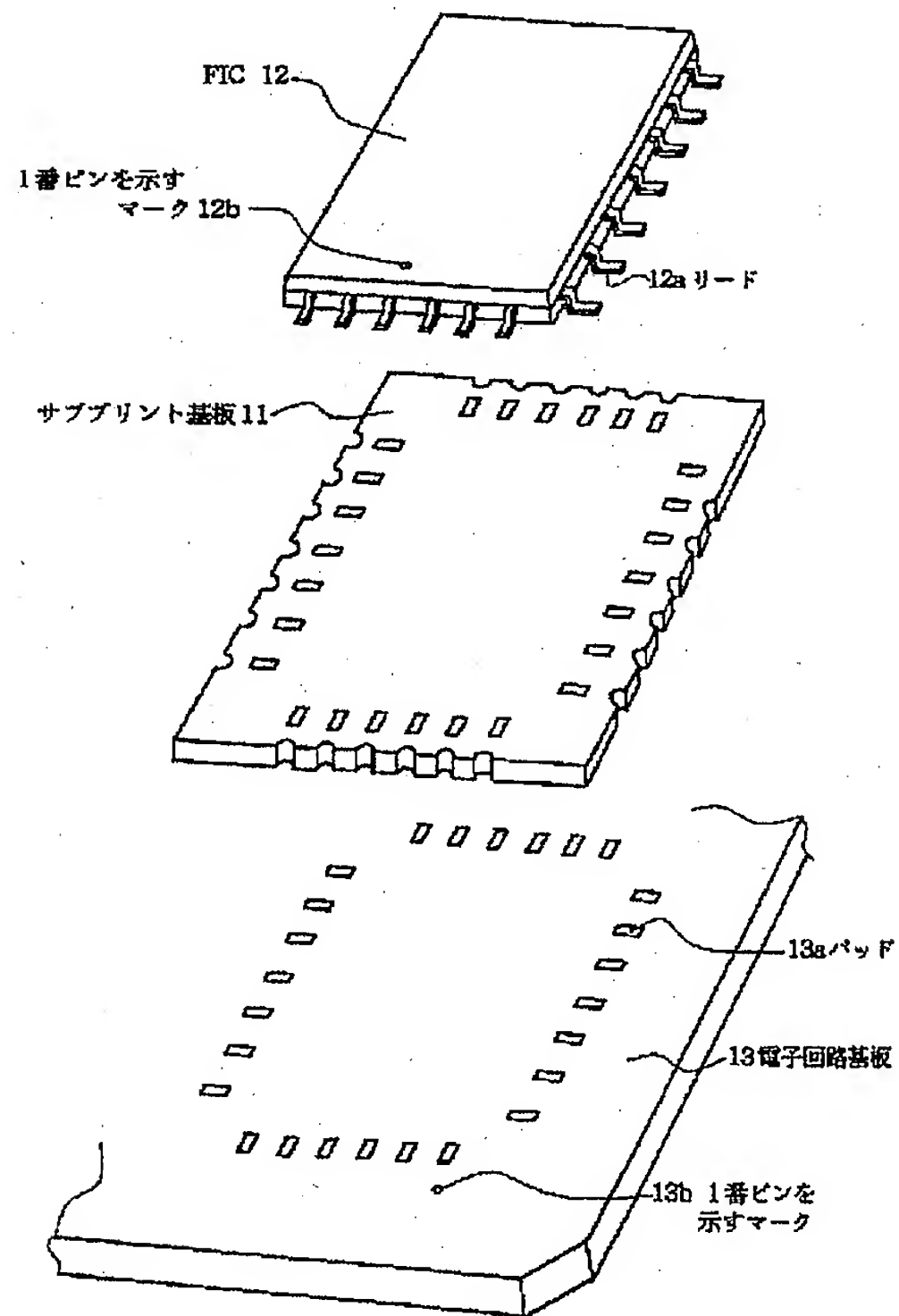
【符号の説明】

- 11 サブプリント基板
- 11a FICリード接続用ランド
- 11b 電子回路基板패드接続用ランド
- 11c 電子回路基板패드接続用ランドのスルーホール部
- 11d 配線
- 11e スルーホール
- 12、42 FIC
- 12a、42a リード

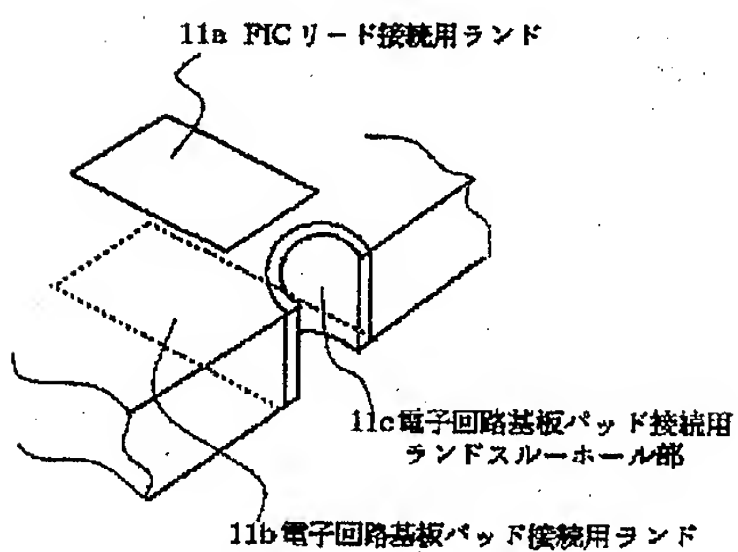
- 13 電子回路基板
 13a、43a パッド
 13b パッドの1番ピンを示すマーク
 43 補正すべき電子回路基板

- 43b 回路
 43c 機械的除去後の回路の間隙
 44a ストラップワイヤ

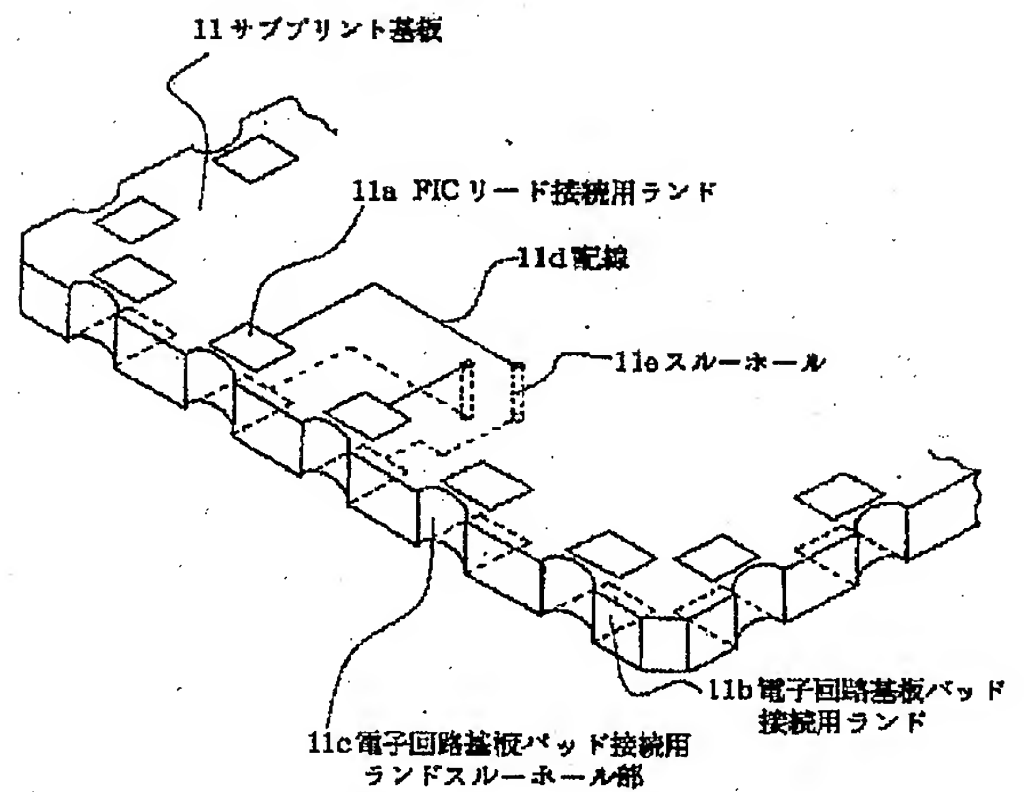
【図1】



【図3】



【図2】



【図4】

